

公開実用平成 4-64989

⑨ 日本国特許庁(JP)

⑩ 実用新案出願公開

⑫ 公開実用新案公報(U)

平4-64989

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)6月4日

H 02 M 3/28

V
B

7829-5H
7829-5H

審査請求 未請求 請求項の数 2 (全 頁)

⑭ 考案の名称 多出力スイッチングレギュレータ

⑮ 実 願 平2-108886

⑯ 出 願 平2(1990)10月17日

⑰ 考 案 者 田 中 順 造

神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑱ 考 案 者 森 文 治

神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑲ 出 願 人 富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

⑳ 代 理 人 弁理士 山口 巖

BEST AVAILABLE COPY

明 細 書

1. 考案の名称 多出力スイッチングレギュレータ

2. 実用新案登録請求の範囲

1) シーケンスコイルと複数の出力コイルとを有する変圧器と、前記シーケンスコイルに接続された遅延回路を含むシーケンス回路とを備え、前記各出力コイルから得られる直流出力電圧が始動時における立ち上りと停止時における立ち下りの順序を定めた多出力スイッチングレギュレータにおいて、前記遅延回路は出力電圧の立ち上り時のみ動作するようにしたことを特徴とする多出力スイッチングレギュレータ。

2) 請求項1記載の多出力スイッチングレギュレータにおいて、遅延回路は遅延コンデンサと放電抵抗との並列回路に充電抵抗が直列に接続された回路であり、前記遅延コンデンサと放電抵抗との並列回路と、前記充電抵抗との間にダイオードが接続されていることを特徴とする多出力スイッチングレギュレータ。

3. 考案の詳細な説明

公開実用平成 4-64989

〔産業上の利用分野〕

本考案は出力電圧の始動時における立ち上りと停止時における立ち下りの順序を決定するシーケンス回路を備えた多出力スイッチングレギュレータに関する。

〔従来の技術〕

多出力スイッチングレギュレータではその複数の出力端に接続される各負荷の動作によっては各出力端の始動時における立ち上りと停止時における立ち下りの順序を定めておく必要がある。このようなシーケンス回路を備えた多出力スイッチングレギュレータの一例を第2図に示す。

ここで変圧器1は一次コイル1a、制御コイル1b、2つの出力コイル1c、1dおよびシーケンスコイル1eを有し、一次コイル1aは電界効果形トランジスタ（以下FETと略称する）2と直列に接続されて、交流電源を整流し、平滑化した直流電源3に接続され、このFET2のゲートは制御回路4に接続されて、始動抵抗5と制御コイル1bの出力によりFET2をオン・オフして一次コイル1aの電

流のデュティサイクルを制御し、各コイル $1c \sim 1e$ の電圧を所定値に保つ、また出力コイル $1c$ の電圧はダイオード6により整流され、コンデンサ7で平滑化されてこの出力端子8, 9に出力する電圧 V_{o1} が第1の負荷に給電される。出力端子8, 9の電圧はさらに電圧検出回路10により検出され、この出力が変圧器11を介して制御回路4に印加されて出力端子8, 9の電圧 V_{o1} を負荷の大小にかかわらず所定値に保つ。また出力端子8, 9には発光ダイオード12、抵抗13およびダイオード14の直列回路が接続され、シーケンス回路の一部を構成している。出力コイル $1d$ の両端にはダイオード15とコンデンサ16の直列回路が接続され、コンデンサ16の+端にはベース・エミッタ間に抵抗17が接続されたトランジスタ18のエミッタ・コレクタが接続されてシーケンス回路の一部を構成しており、トランジスタ18のコレクタとコンデンサ16の一端が出力端子19に接続されコンデンサ16の他端が出力端子20に接続されて、この出力端子19, 20の両端の電圧 V_{o2} が第2の負荷に給電される。

/ 増加

公開実用平成 4-64989

シーケンスコイル 1e の両端にはダイオード 21 とコンデンサ 22 の直列回路が接続され、このコンデンサ 22 の両端に次のようなシーケンス回路が接続されている。すなわちコンデンサ 22 の両端には発光ダイオード 12a とホトカブラ 12 を構成するホトランジスタ 12b 、ツェナダイオード 23 および充電抵抗 24 と遅延コンデンサ 25 を直列に接続してこの遅延コンデンサ 25 と並列に放電抵抗 26 を接続した遅延回路が接続されている。また遅延コンデンサ 25 の両端には 2 つの抵抗 27, 28 の直列回路が接続され、この 2 つの抵抗 27, 28 の接続点はトランジスタ 29 のベースに接続されている。このトランジスタ 29 のコレクタは抵抗 30 を介してトランジスタ 18 のベースに接続され、エミッタはコンデンサ 22 の一側に接続されている。

このシーケンス回路の動作を第 3 図に示すタイムチャートを参照しながら説明する。ここで V は直流電源 3 の電圧で V_c はコンデンサ 25 の充電電圧である。電源 3 が投入されると一次コイル 1a に電流が流れ各コイル 1b ~ 1e には電圧が発生し、各

コンデンサ7, 16, 22の電圧が上昇し、まず出力端子8, 9に電圧 V_{o1} が立ち上る。このとき発光ダイオードが発光するからホトトランジスタ12bがオンし、ツェナダイオード23, 充電抵抗24を介してコンデンサ25を充電する。遅延コンデンサ25の電圧 V_c が上昇すると、トランジスタ29がオンし、トランジスタ18をオンさせて出力端子19, 20に電圧 V_{o2} が立ち上る。すなわち電圧 V_{o2} は電圧 V_{o1} よりツェナダイオード23と抵抗24を介してコンデンサ25を充電する時間 T_1 だけ遅れて立ち上る。次に電源が遮断されるとコンデンサ22の電圧が低下しツェナダイオード23が消弧する。また遅延コンデンサ25の電圧 V_c は放電抵抗26により放電され、この電圧 V_c が低下するから時間 T_3 後にトランジスタ29がオフし、トランジスタ18がオフする。したがって出力電圧 V_{o2} は立ち下る。出力電圧 V_{o1} は出力電圧 V_{o2} が立ち下ってから立ち下るようにコンデンサ7の容量が大きくされ、電源 V が遮断されてから時間 T_2 後に立ち下る。

出力電圧の立ち上りと下りを逆にしたときは出

公開実用平成 4-64989

力回路に接続された部分のシーケンス回路を入れ換えればよく、出力回路が2つ以上の場合は遅延時間の異なる複数のシーケンス回路を設けて、この出力でそれぞれの出力コイルに接続されたトランジスタをオン・オフすればよい。

〔考案が解決しようとする課題〕

従来のスイッチングレギュレータは、出力電圧 V_{o1} 、 V_{o2} の立ち下がり時にツェナダイオードがオフしても遅延用コンデンサ25が或る程度放電されるまで両トランジスタ29, 18がオフできず例えば第3図の電圧 V_c に示す破線のように放電時間が長いと電圧 V_{o2} が立ち下る時間が破線で示すように時間 T_y と長くなる。したがって出力電圧 V_{o1} の立ち下りは電圧 V_{o2} の立ち下りよりも長くなるようにコンデンサ7の容量を大きくして時間 T_x のようにせねばならず、それだけこのスイッチングレギュレータの形状が大きく、かつコストが高くなるという問題があった。

本考案の目的は小形で安価なシーケンス回路を備えたスイッチングレギュレータを提供すること

にある。

〔課題を解決するための手段〕

上述の課題を解決するため本考案は、シーケンスコイルと複数の出力コイルとを有する変圧器と：前記シーケンスコイルに接続された遅延回路を含むシーケンス回路とを備え、前記各出力コイルから得られる直流出力電圧が始動時における立ち上りと停止時における立ち下りの順序を定めた多出力スイッチングレギュレータにおいて、前記遅延回路は出力電圧の立ち上り時のみ動作するようにしたことを特徴とし、具体的には遅延回路は遅延コンデンサと放電抵抗との並列回路に充電抵抗が直列に接続された回路であり、前記遅延コンデンサと放電抵抗との並列回路と前記充電抵抗との間にダイオードが接続されていることを特徴とする。

〔作用〕

出力電圧の立ち上り時に遅延用コンデンサに充電された電荷が立ち下り時には遅延コンデンサと充電抵抗との間に接続されたダイオードによりシーケンス回路は遅延コンデンサの放電によらずシ

公開実用平成 4-64989

シーケンスコイルの電圧を整流平滑化した出力電圧の低下だけで動作し、電源がオフされると各出力電圧が比較的早く立ち下る。

〔実施例〕

第1図は本考案による多出力スイッチングレギュレータの一実施例を示し、第2図と同一のものには同図と同一の符号を付している。第1図において、変圧器1に巻かれたシーケンスコイル1eに接続されたシーケンス回路以外の多出力スイッチングレギュレータとしての構成と動作は従来のものと全く同様であるからこの構成と動作の説明は省略する。この実施例が従来のものと異なる点は、シーケンスコイル1eの両端に接続されたダイオード21とコンデンサ22からなる従来のものと同じ整流平滑回路のコンデンサ22の静電容量が必ずコンデンサ7のそれより小さくされ、このコンデンサ22の両端に接続されたホトトランジスタ12b、ツェナダイオード23および充電抵抗24と遅延コンデンサ25に並列に放電抵抗26を接続した遅延回路の充電抵抗24と遅延コンデンサ25との間にダイオー

ド31を直列に接続して、ダイオード31を介して遅延コンデンサ25を充電するように接続されていることにある。2つの抵抗27, 28の直列回路は充電抵抗24とダイオード31の接続点とコンデンサ25のマイナス端に接続され、この2つの抵抗27, 28の接続点がトランジスタ29のベースに接続されている。

直流電源3が投入され、一次コイル1aに電流が流れると、各コイル1b~1eに電圧を誘起し、各コンデンサ7, 16, 22の電圧が上昇し、まず出力端子8, 9に電圧 V_{o1} が立ち上る。すると発光ダイオード12aが発光し、ホトトランジスタ12bがオンする。こうしてツェナダイオード23、抵抗24およびダイオード31を介してコンデンサ25が充電される。この遅延コンデンサ25の電圧が所定値に達すると2つのトランジスタ29, 18がオンし、出力端子19, 20に電圧 V_{o2} が立ち上る。次に電源が遮断されるとコンデンサ22の電圧の低下によりトランジスタ29がオフし、続いてトランジスタ18がオフして出力端子19, 20に電圧 V_{o2} が立ち下る。ここで

公開実用平成 4-64989

コンデンサ 22 の電圧はコンデンサ 7 の電圧よりその静電容量が小さいために早く低下するから電圧 V_{02} が立ち下った後に電圧 V_{01} が立ち下る順序になる。

〔考案の効果〕

本考案によればシーケンス回路の遅延回路は、出力電圧の立ち上り時のみ動作するようにし、立ち下り時には遅延回路の遅延コンデンサの放電時間に関係なく、早く立ち下るから遅く立ち下るべき出力電圧の保持時間が短くできる。その結果平滑コンデンサの容量を減らすことができるので、形状が小さく安価なスイッチングレギュレータを提供することができる。

4. 図面の簡単な説明

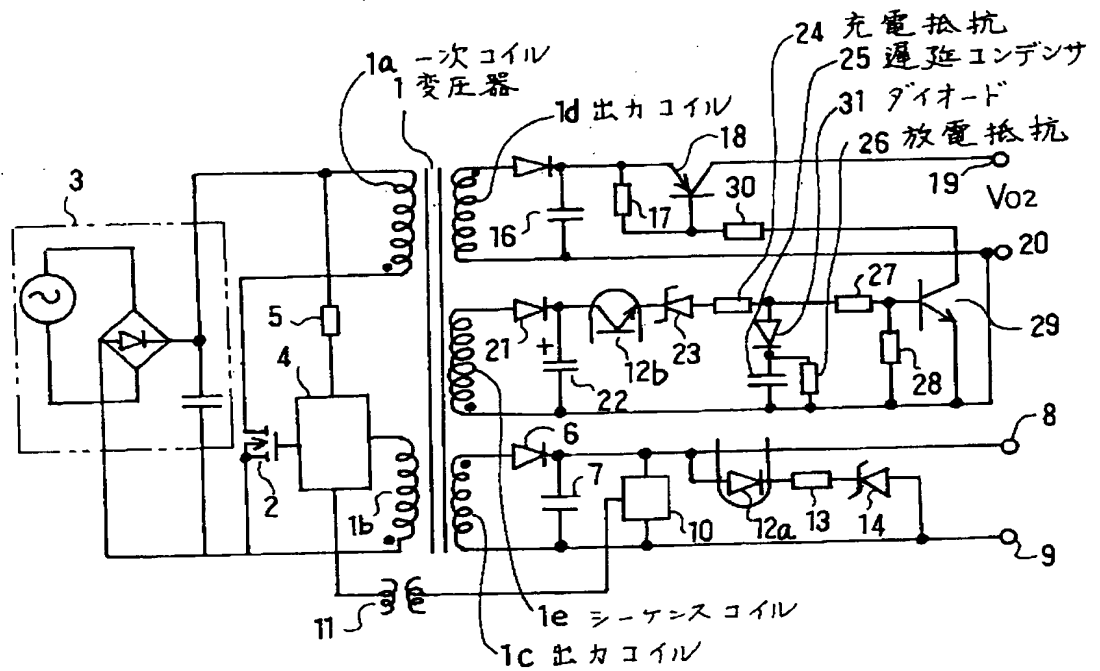
第 1 図は本考案によるスイッチングレギュレータの一実施例を示す結線図、第 2 図および第 3 図は従来のスイッチングレギュレータの一例を示し、第 2 図は結線図、第 3 図は動作を示すタイムチャートである。

1 : 変圧器、1a : 一次コイル、1c, 1d : 出力コ

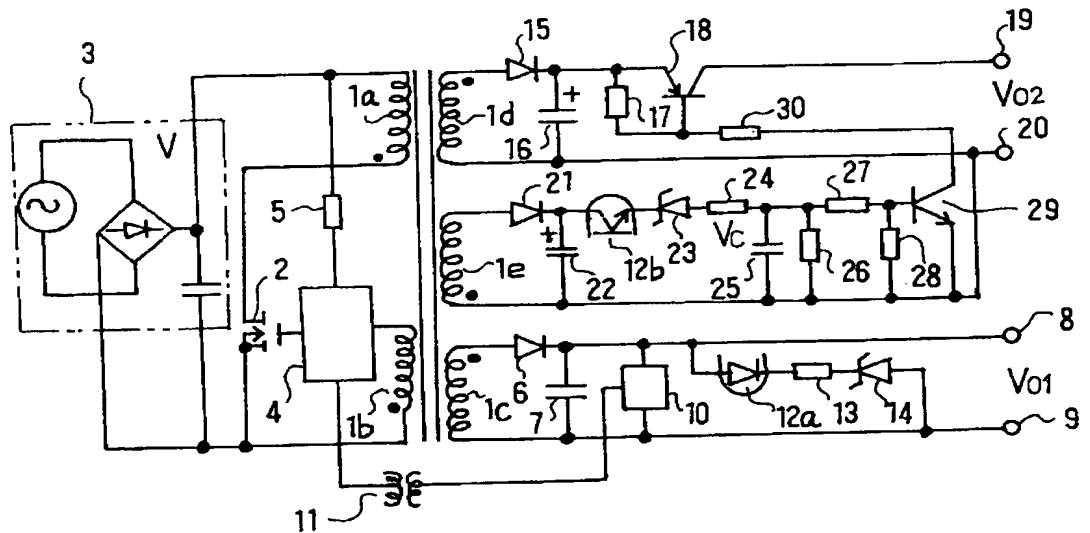
イル、1e：シーケンスコイル、24：充電抵抗、
25：遅延コンデンサ、26：放電抵抗、31：ダイオ
ード。

代理人弁理士 山 口 巖

公開実用平成 4-64989



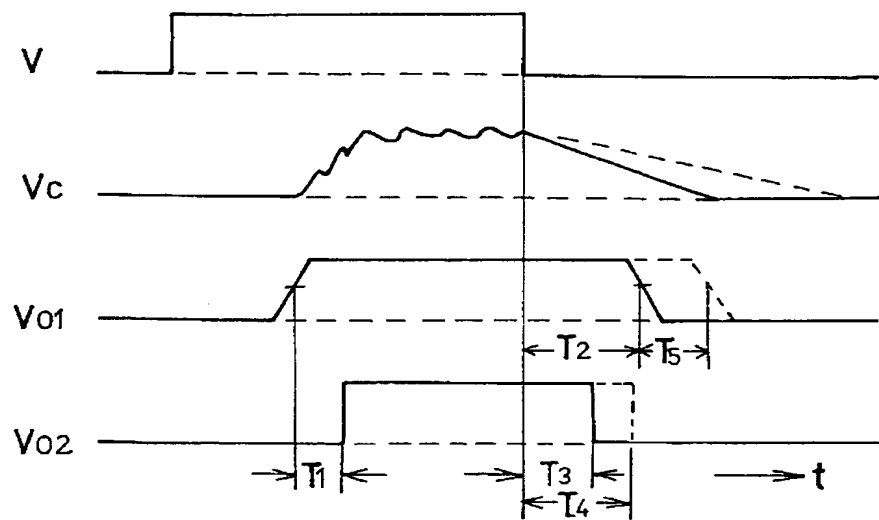
第1図



第2図

1107
代理人弁理士 山口 巖

実開4-64989



第 3 図

1108

代理人弁理士 山 口 巖

実開4- 64989

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.